

(19)

JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 08204715 A

(43) Date of publication of application: 09.08.96

(51) Int. Cl

H04L 12/28

H04Q 3/00

(21) Application number: 07010426

(22) Date of filing: 26.01.95

(71) Applicant: NEC CORP NIPPON TELEGR & TELEPH CORP <NTT>

(72) Inventor: IKEMATSU RYUICHI
TAKIGAWA KOUHIROU

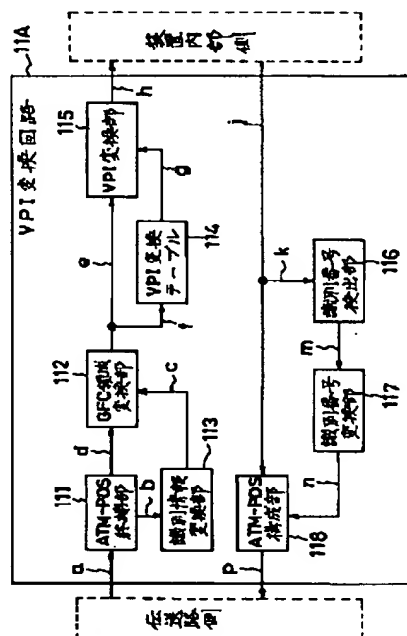
(54) VPI CONVERSION SYSTEM IN ATM
SUBSCRIBER LINE TERMINAL STATION
EQUIPMENT

(57) Abstract:

PURPOSE: To utilize a VPI conversion circuit in common to each interface in an ATM communication equipment.

CONSTITUTION: A subscriber line interface 11 connecting to plural network terminators 3 employing the ATM-PDS system writes a network terminator identification number coded in 4 bits to a GFC area by utilizing a fact that an ATM subscriber terminal station equipment 1 does not require GFC data and uses VPI data of the subscriber line interface in 12-bit in a simulating way by processing simultaneously a VPI area in 8-bits and a GFC area in 4-bits. As a result, a VPI conversion circuit converts input output VPI data into 12 bit data similarly to the case with a VPI conversion circuit used by an ATM relay group equipment and then the VPI conversion circuit is used in common by the subscriber terminal station equipment and the ATM relay group equipment.

COPYRIGHT: (C)1996,JPO



(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

第2702429号

(45)発行日 平成10年(1998) 1月21日

(24)登録日 平成 9 年(1997)10月 3 日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 12/28		9744-5K	H 0 4 L 11/20	E
H 0 4 Q 3/00			H 0 4 Q 3/00	

請求項の数2 (全 7 頁)

(21)出願番号	特願平7-10426	(73)特許権者	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22)出願日	平成7年(1995) 1月26日	(73)特許権者	000004226 日本電信電話株式会社 東京都新宿区西新宿三丁目19番2号
(65)公開番号	特開平8-204715	(72)発明者	池松 龍一 東京都港区芝五丁目7番1号 日本電気株式会社内
(43)公開日	平成8年(1996) 8月9日	(72)発明者	滝川 好比郎 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
		(74)代理人	弁理士 山川 政樹
		審査官	江嶋 清仁
		(56)参考文献	特開 平8-186573 (J P, A)

(54)【発明の名称】 ATM加入者線端局装置におけるV P I変換方式

1

(57)【特許請求の範囲】

【請求項1】 ATM-PDS方式が適用され少なくとも1つ以上の網終端装置に接続される加入者線インタフェースと、ATM中継系装置等に接続される局内インタフェースと、加入者インタフェースと局内インタフェースとの間を接続するATMスイッチとを備え、伝送されるATMセルデータ中のV P Iデータを変換するATM加入者線端局装置において、加入者インタフェース内の網終端装置からATMスイッチ側への上り線路に、ATM-PDS方式に基づいて網終端装置側から送信されるATMセルデータを終端すると共に受信したATMセルデータ中の網終端装置識別情報を検出するATM-PDS終端部と、検出された網終端装置識別情報を4ビットの識別番号に変換する識別情報変換部と、変換された識別番号をATMセルデータ中

2

のG F C領域に書き込むG F C領域変換部と、4ビットのG F C領域の識別番号とU N Iで規定される8ビットの第1のV P IデータとからN N Iで規定される12ビットの第2のV P Iデータに変換する変換テーブルと、ATMセルデータ中のG F C領域及び第1のV P Iデータの領域に第2のV P Iデータを書き込むV P I変換部とを備えると共に、加入者インタフェース内のATMスイッチから網終端装置側への下り線路に、ATMセルデータ中のG F C領域の識別番号を検出する識別番号検出部と、検出された識別番号をATM-PDS方式で定義される網終端装置識別情報に変換する識別番号変換部と、変換された網終端装置識別情報をATMセルデータに書き込みATM-PDS方式のフレームとして出力するATM-PDS構成部とを備え、U N Iで規定される第1のV P Iデータに4ビットの識別番号を付加して擬

似的に12ビットとしてVPIデータの変換処理を行うことを特徴とするATM加入者線端局装置におけるVPI変換方式。

【請求項2】 ATM-PDS方式が適用され少なくとも1つ以上の網終端装置に接続される加入者線インタフェースと、ATM中継系装置等に接続される局内インタフェースと、加入者インタフェースと局内インタフェースとの間を接続するATMスイッチとを備え、伝送されるATMセルデータ中のVPIデータを変換するATM加入者線端局装置において、

加入者インタフェース内の網終端装置からATMスイッチ側への上り線路に、ATM-PDS方式に基づいて網終端装置側から送信されるATMセルデータを終端すると共に受信したATMセルデータ中の網終端装置識別情報を検出するATM-PDS終端部と、検出された網終端装置識別情報を4ビットの識別番号に変換する識別情報変換部と、変換された識別番号をATMセルデータ中のGFC領域に書き込むGFC領域変換部と、4ビットのGFC領域の識別番号とUNIで規定される8ビットの第1のVPIデータとからNNIで規定される12ビットの第2のVPIデータに変換する変換テーブルと、ATMセルデータ中のGFC領域及び第1のVPIデータの領域に第2のVPIデータを書き込むVPI変換部とを備えると共に、局内インタフェースに、ATMセルデータ中のGFC領域の識別番号を検出する識別番号検出部と、検出された識別番号をATM-PDS方式で定義される網終端装置識別情報に変換する識別番号変換部とを備え、かつ加入者インタフェース内のATMスイッチから網終端装置側への下り線路に、前記識別番号変換部変換された網終端装置識別情報をATMセルデータに書き込みATM-PDS方式のフレームとして出力するATM-PDS構成部を備えたことを特徴とするATM加入者線端局装置におけるVPI変換方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、ATM (Asynchronous Transfer Mode) 通信装置におけるVPI (Virtual Path Identifier) 変換方式に関し、特にATM-PDS (Passive Double Star) 方式を利用して1つまたは複数の網終端装置と接続されるATM加入者線を収容するATM加入者線端局装置におけるVPI変換方式に関する。

【0002】

【従来の技術】網終端装置と1対1で接続されるATM加入者線インタフェースを収容するATM加入者線端局装置では、伝送されるATMセルデータの中のヘッダ部分を構成するVPIデータのうち、UNI (User Network Interface) で規定される8ビットのVPIデータと、NNI (Network N

ode Interface) で規定される12ビットのVPIデータとの間の変換を行っている。また、ATM加入者線端局装置からのATMセルデータを中継するATM中継系装置では、入出力インタフェースがすべてNNIとなっているため、入力した12ビットの入力側VPIデータを変換して12ビットの出力側VPIデータとして出力している。

【0003】一方、ATM-PDS方式を利用し1つまたは複数の網終端装置と接続されるATM加入者線インタフェースを収容するようなATM加入者線端局装置では、現在、有効なVPI変換方法は確立されていない。しかし、例えば網終端装置からの識別情報を主信号を伝送する信号線とは別個の線を介してVPI変換回路へ転送すると共に、この転送されてきた識別情報をVPI変換回路の検索アドレスとして用い、このVPI変換回路の出力により、信号線を介して伝送されてくる主信号であるATMセルデータ内のVPIを変換するようなことが考えられる。

【0004】

【発明が解決しようとする課題】このような従来の方法では、ATM中継系装置側では12ビットから12ビットに変換するVPI変換回路が必要であると共に、網終端装置と1対1で接続されるATM加入者線インタフェースでは8ビットと12ビットのVPI変換回路が必要となる。また、ATM-PDS方式を利用して1つまたは複数の網終端装置と接続されるATM加入者線インタフェースでは、識別情報のビット数が異なれば異なるビット数に応じたVPI変換回路が必要となることから、ATM通信装置で用いられるそれぞれのインタフェースに対応したVPI変換回路が必要になり、装置を構成するうえで不経済になるという問題があった。したがって本発明は、ATM通信装置内の各インタフェースで共通のVPI変換回路を利用できるようにして装置を経済的に構成することを目的とする。

【0005】

【課題を解決するための手段】このような課題を解決するために、本発明は、加入者インタフェース内の網終端装置からATMスイッチ側への上り線路に、ATM-PDS方式に基づいて網終端装置側から送信されるATMセルデータを終端すると共に受信したATMセルデータ中の網終端装置識別情報を検出するATM-PDS終端部と、検出された網終端装置識別情報を4ビットの識別番号に変換する識別情報変換部と、変換された識別番号をATMセルデータ中のGFC領域に書き込むGFC領域変換部と、4ビットのGFC領域の識別番号とUNIで規定される8ビットの第1のVPIデータとからNNIで規定される12ビットの第2のVPIデータに変換する変換テーブルと、ATMセルデータ中のGFC領域及び第1のVPIデータの領域に第2のVPIデータを書き込むVPI変換部とを設けると共に、加入者インタ

フェース内のATMスイッチから網終端装置側への下り線路に、ATMセルデータ中のGFC領域の識別番号を検出する識別番号検出部と、検出された識別番号をATM-PDS方式で定義される網終端装置識別情報に変換する識別番号変換部と、変換された網終端装置識別情報をATMセルデータに書き込みATM-PDS方式のフレームとして出力するATM-PDS構成部とを設けたものである。また、上述の識別番号検出部及び識別番号変換部を局内インタフェースに設けると共に、加入者インタフェース内のATMスイッチから網終端装置側への下り線路に、ATM-PDS構成部を設けたものである。

【0006】

【作用】ATM-PDS方式に基づく網終端装置側からのATMセルデータであるフレームまたはオーバーヘッド情報を終端して得られる網終端装置識別情報を、4ビットの識別番号に変換してGFC領域に書き込むと共に、網終端装置に対してはGFC領域内の識別番号をATM-PDSで定義される網終端装置識別情報に変換して送信する。この結果、ATM-PDS方式を利用して1つまたは複数の網終端装置と接続されるATM加入者線インタフェースにおいては、識別情報のビット数が異なっても4ビットの識別番号に変換されることから、共通のVPI変換回路を利用することができる。また、UNIで規定される第1のVPIデータに4ビットのGFCデータを付加して擬似的に12ビットとして変換処理を行うことから、ATM通信装置内の各インタフェースにおいて共通のVPI変換回路を利用することができる。

【0007】

【実施例】以下、本発明について図面を参照して説明する。図1は本発明が適用されるATM加入者線端局装置の構成を示すブロック図である。同図において、1はATM加入者線端局装置であり、ATM加入者線端局装置1は、加入者線インタフェース111、112、ATMスイッチ12、局内インタフェース131、132等からなる。ここで、各加入者線インタフェース111、112は、それぞれ光受動素子21、22と接続されている。光受動素子21は網終端装置311~313とATM-PDS方式に基づきスター接続され、スター接続された各網終端装置311~313は各加入者回線を介して各加入者端末と接続されている。また、光受動素子22は網終端装置321、322と同様にスター接続され、スター接続された各網終端装置321、322は各加入者回線を介して各加入者端末と接続されている。一方、局内インタフェース131、132は図示省略した例えばATM中継系装置と接続される。

【0008】各加入者線インタフェース111、112には、各光受動素子21、22を介して各網終端装置側からATMスイッチ12側へ送信されるATMセルデー

タ中のVPIデータを変換する後述のVPI変換回路が設けられている。図5は加入者線インタフェース111、112で受信されるATMセルデータのうちヘッダ部分のフォーマットを示す図である。同図において、ATMセルヘッダの領域として、先頭の1バイト目から順次、4ビットのGFC (Generic Flow Control) 領域、8ビット (1バイト) のVPI領域、16ビット (2バイト) のVCI (Virtual Channel Identifier) 領域、3ビットのPT (Payload Type) 領域、1ビットのCLP (Cell Loss Priority) 領域、8ビットのHEC (Header Error Control) 領域が割り当てられている。そしてこのATMセルヘッダに続いて48バイトのペイロード (Payload) と呼称される加入者側の音声またはデータの領域が付加され一連のATMセルデータを形成する。

【0009】また図4は、局内インタフェース131、132と接続されるATM中継系装置で伝送されるATMセルヘッダのフォーマットを示す図である。ここで、図5に示すフォーマットと異なる点は、図4に示すフォーマットが先頭の1バイト目から12ビットのVPI領域を有しているのに対し、図5のフォーマットでは、先頭から順次4ビットのGFC領域、8ビットのVPI領域を有している点である。このため、こうした異なるビット数のVPI領域を有するデータを変換する場合には、装置内に8ビット及び12ビットの2種類のVPI変換回路が必要となることから、本発明では図5のフォーマットに示すGFC領域に識別番号を設定して、図3に示すような形式に変換することで、図4に示すNNIで規定される形式のVPIデータに対応できるようにする。

【0010】即ち、ATM加入者端局装置1内ではGFC領域のデータは不要であることに着目して、GFC領域に識別番号を設定してVPIデータを擬似的に12ビットとすることにより、加入者線インタフェース11における局内インタフェース13側へのATMセルヘッダを変換するVPI変換回路と、局内インタフェース13における加入者インタフェース11側へのATMセルヘッダを変換するVPI変換回路を共通化できるようにする。

【0011】図2は本発明の要部を示すVPI変換回路のブロック図であり、加入者線インタフェース11に配設したものである。同図において、このVPI変換回路11Aは、伝送路側から装置内部側へ方向である上り線路に接続されるものとして、ATM-PDS終端部111、GFC領域変換部112、識別情報変換部113、VPI変換テーブル114、及びVPI変換部115が設けられている。また、装置内部から伝送路側へ方向である下り線路には、識別番号検出部116、識別番号

変換部117、及びATM-PDS構成部118が設けられている。

【0012】次に以上のように構成されたVPI変換回路11Aの動作について説明する。まず伝送路側（即ち、網終端装置3側）から装置内部側（即ち、ATMスイッチ12側）への上り線路に送信されるATMセルデータの変換動作から説明する。伝送路側から送信される主信号であるATMセルデータaは、ATM-PDS終端部111で終端されると共に、ATM-PDS方式のフレーム内で定義される網終端装置3を識別するための識別情報bがATMセル単位に取り出される。そしてATM-PDS終端部111で取り出された識別情報bは、識別情報変換部113で4ビットで表されるコード化された識別番号cに変換されて、GFC領域変換部112へ送られる。GFC領域変換部112では、ATM-PDS終端部111で識別情報aが取り出されて送られたATMセルデータd中のGFC領域に識別番号cを書き込んでATMセルデータeとして送出する。

【0013】ここで、ATMセルデータe中のヘッダ部分の4ビットの識別番号c及び8ビットのVPIデータ（第1のVPIデータ）は、12ビットのデータfとして抽出されVPI変換テーブル114に入力される。VPI変換テーブル114は、入力された12ビットのデータfを検索アドレスとして用い、局内インタフェース13側の12ビットのVPI値g（第2のVPIデータ）をVPI変換部115へ出力する。VPI変換部115は、GFC領域変換部112から送られるATMセルデータeの上位12ビットの領域に、VPI変換テーブル114により変換されたVPI値gを書き込み、ATMセルデータhとしてATMスイッチ12側へ送信する。

【0014】次に、装置内部から伝送路側への下り線路を介して送信されるATMセルデータjは、ATM-PDS構成部118へそのまま入力されると共に、このATMセルデータj中のヘッダkは識別番号検出部116に入力される。識別番号検出部116では、入力されたヘッダkから4ビットの識別番号mを抽出し識別番号変換部117へ送る。識別番号変換部117は、4ビットの識別番号mを入力すると、ATM-PDS方式のフレーム内で定義される網終端装置3を識別するための識別情報nに変換してATM-PDS構成部118へ送る。ATM-PDS構成部118では入力したATMセルデータjと識別情報nとに基づきATM-PDSフレームを構成し、ATMセルデータpとして伝送路側へ出力する。このようにして、加入者線インタフェース11内では上り及び下りの各ATMセルデータについてそのヘッダ部分に位置するVPIデータが変換される。

【0015】図6(a)は上述したVPI変換テーブル114をアクセスする際の入力情報（即ち、検索アドレス）と出力情報（即ち、出力VPI値）との関係を示し

ている。図6(a)において、入力情報及び出力情報はともに12ビットであり、入力情報の上位4ビットのGFC領域には網終端装置を識別する識別番号が対応している。

【0016】また、図6(b)は局内インタフェース13に設けられ図示省略したVPI変換テーブルをアクセスする際の入力情報（検索アドレス）とこのテーブルから出力される出力情報との関係を示し、このテーブルの場合も入出力情報はともに12ビットとなっている。ここで、テーブルから出力される出力情報のGFC領域には、光受動素子21及び22を介して各加入者線インタフェース111及び112と接続される網終端装置311～313及び321、322を識別するための識別番号が書き込まれ、ATMスイッチ12を介し、上述した図2に示すATMセルデータjとして出力される。

【0017】このように、ATM加入者線局装置1内ではGFCデータは不要であることを利用して、ATM-PDS方式が適用される複数の網終端装置と接続される加入者線インタフェースでは、GFC領域に4ビットにコード化した各網終端装置を識別するための識別番号を書き込み、8ビットのVPI領域と4ビットのGFC領域とを同時に扱うことで加入者線インタフェース11のVPIデータを擬似的に12ビットとするようにしたのである。この結果、本装置のVPI変換回路は、ATM中継系装置で使用されるVPI変換回路と同様に、入出力VPIデータをともに12ビットデータとして変換できることになり、従って、ATM加入者線局装置1と、ATM中継系装置とで共通のVPI変換回路を利用することができる。

【0018】なお、本実施例では、加入者線インタフェース11に識別番号検出部116及び識別番号変換部117設けて局内インタフェース13側から出力される識別番号mを検出して識別情報nに変換し、ATM-PDS構成部118でATM-PDSフレームとして出力しているが、局内インタフェース13側に識別番号検出部及び識別番号変換部を設け、これら各部で識別番号を検出しさらに識別情報に変換してATMスイッチ12を介し加入者インタフェース11内のATM-PDS構成部118へ送信するように構成してもよい。

【0019】

【発明の効果】以上説明したように本発明によれば、ATM-PDS方式に基づく網終端装置側からのATMセルデータであるフレームまたはオーバーヘッド情報を終端して得られる網終端装置識別情報を、4ビットの識別番号に変換してGFC領域に書き込むと共に、網終端装置に対してはGFC領域内の識別番号をATM-PDSで定義される網終端装置識別情報に変換して送信するようにしたので、ATM-PDS方式を利用して1つまたは複数の網終端装置と接続されるATM加入者線インタフェースでは、識別情報のビット数が異なっても4ビッ

トの識別番号に変換されることから、共通のVPI変換回路を利用することができる。また、UNIで規定される第1のVPIデータに4ビットのGFCデータを付加して擬似的に12ビットとして変換処理を行うことから、ATM通信装置内の各インタフェースにおいて共通のVPI変換回路を利用することができる。

【図面の簡単な説明】

【図1】 ATM加入者線端局装置の構成を示すブロック図である。

【図2】 上記装置内のVPI変換回路の構成を示すブロック図である。

【図3】 本発明を適用した場合のATMセルヘッダのフォーマットの変換例を示す図である。

【図4】 NNIで規定されるATMセルヘッダのフォーマットを示す図である。

【図3】

	MSB			LSB
1バイト	識別番号		VPI	
2バイト	VPI		VCI	
3バイト	VCI			
4バイト	VCI		PT	CLP
5バイト	HEC			

【図4】

	MSB				LSB
1バイト	VPI				
2バイト	VPI		VCI		
3バイト	VCI				
4バイト	VCI		PT		CLP
5バイト	HEC				

【図5】

	MSB				LSB
1バイト	GFC		VPI		
2バイト	VPI		VCI		
3バイト	VCI				
4バイト	VCI		PT		CLP
5バイト	HEC				

【図6】

(a)

入力情報		出力情報
検索アドレス(12bit)		(12bit)
GFC領域(4bit)	入力VPI値(8bit)	出力VPI値(12bit)

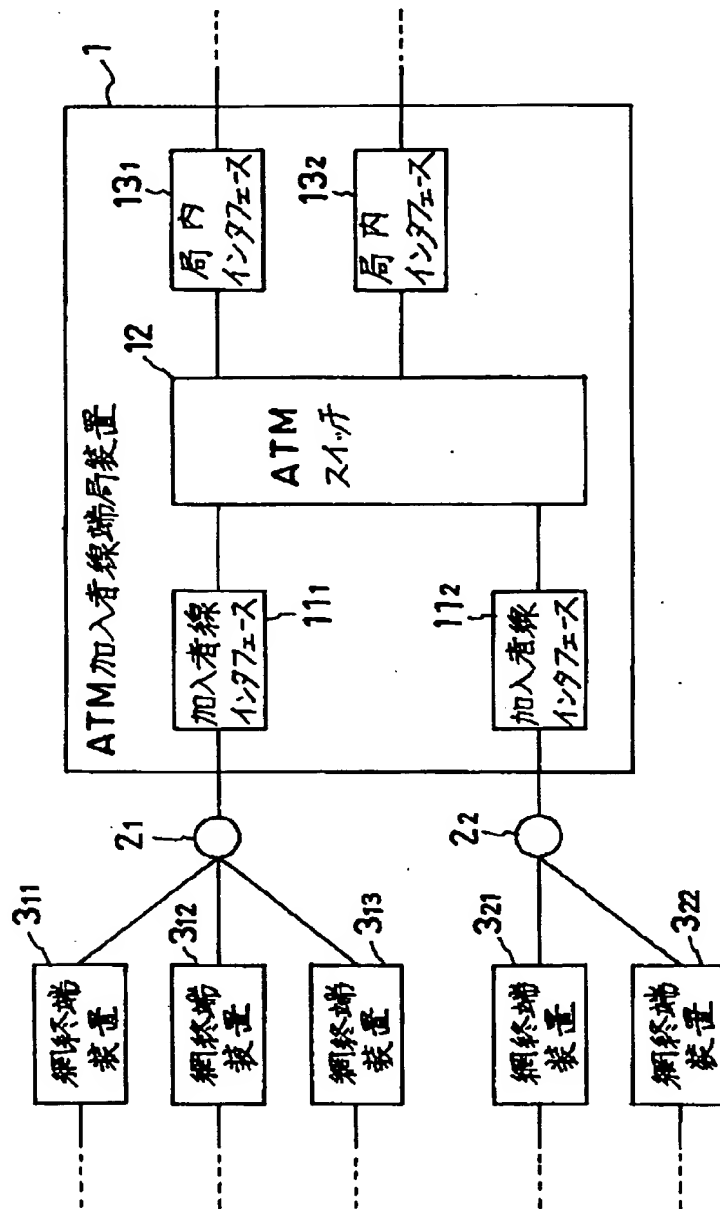
擬似VPI(12bit)

(b)

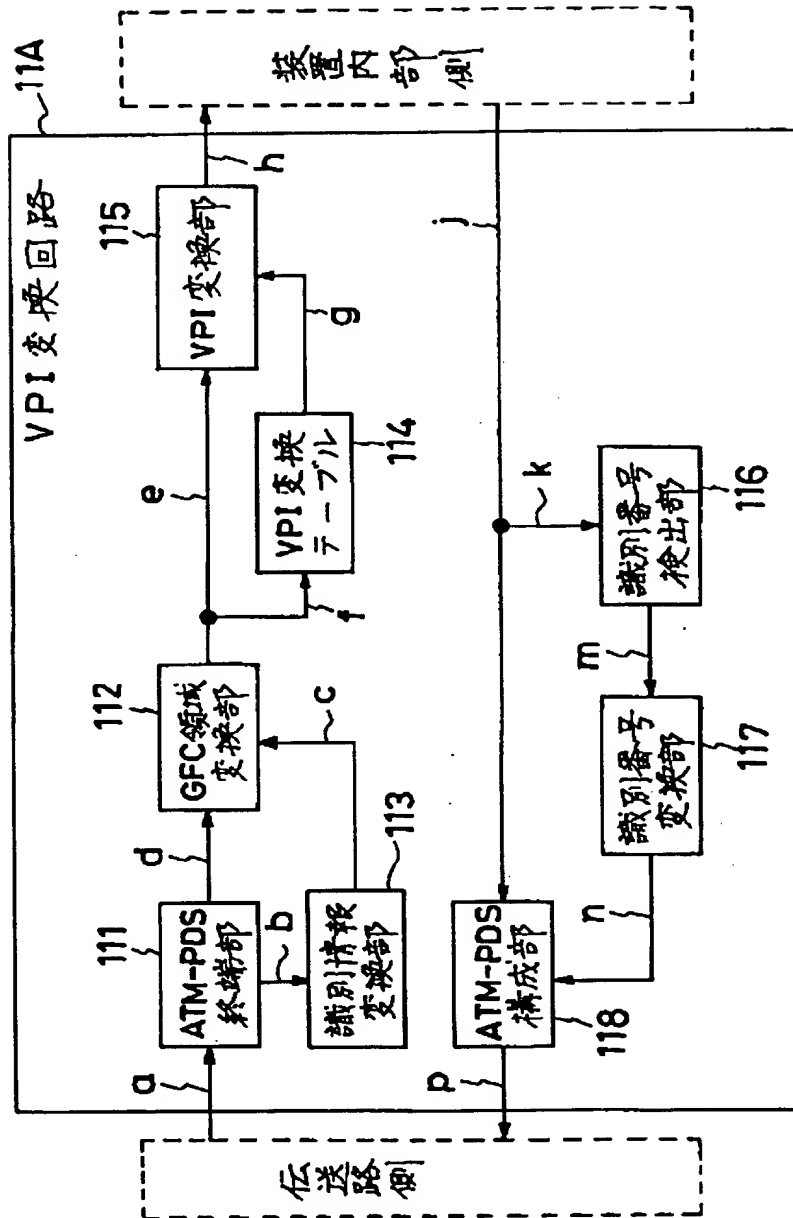
入力情報		出力情報	
検索アドレス(12bit)		(12bit)	
入力VPI値(12bit)		GFC領域(4bit)	出力VPI値(8bit)

擬似VPI(12bit)

【図1】



【図2】



THIS PAGE BLANK (USPTO)